

PTO/SB/21 (08-03)

Approved for use through 08/30/2003. OMB 0651-0031

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

TRANSMITTAL FORM (to be used for all correspondence after initial filing)	Application Number	10/605,716	
	Filing Date	10/21/2003	
	First Named Inventor	Li-Chun Tu	
	Art Unit		
	Examiner Name		
Total Number of Pages in This Submission	3	Attorney Docket Number	MTKP0050USA

ENCLOSURES (Check all that apply)		
<input checked="" type="checkbox"/> Fee Transmittal Form	<input type="checkbox"/> Drawing(s)	<input type="checkbox"/> After Allowance communication to Technology Center (TC)
<input type="checkbox"/> Fee Attached	<input type="checkbox"/> Licensing-related Papers	<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Amendment/Reply	<input type="checkbox"/> Petition	<input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> After Final	<input type="checkbox"/> Petition to Convert to a Provisional Application	<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Affidavits/declaration(s)	<input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address	<input type="checkbox"/> Status Letter
<input type="checkbox"/> Extension of Time Request	<input type="checkbox"/> Terminal Disclaimer	<input type="checkbox"/> Other Enclosure(s) (please identify below):
<input type="checkbox"/> Express Abandonment Request	<input type="checkbox"/> Request for Refund	
<input type="checkbox"/> Information Disclosure Statement	<input type="checkbox"/> CD, Number of CD(s) _____	
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s)	Remarks	
<input type="checkbox"/> Response to Missing Parts/Incomplete Application		
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53		

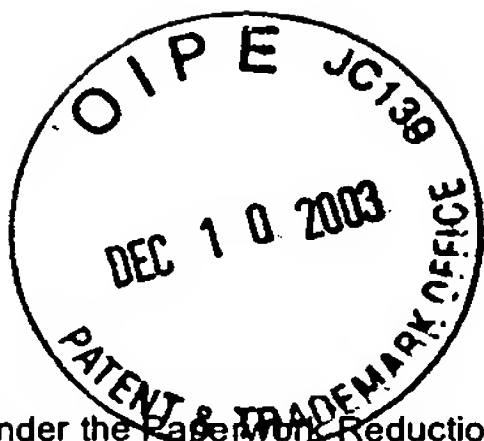
SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Winston Hsu, Reg. No.: 41,526
Signature	
Date	12/18/2003

CERTIFICATE OF TRANSMISSION/MAILING			
I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.			
Typed or printed name			
Signature		Date	

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

PTO/SB/17 (10-03)

Approved for use through 07/31/2006. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

FEE TRANSMITTAL for FY 2004

Effective 10/01/2003. Patent fees are subject to annual revision.

☐ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$) 0.00

Complete if Known

Application Number 10/605,716

Filing Date 10/21/2003

First Named Inventor Li-Chun Tu

Examiner Name

Art Unit

Attorney Docket No. MTKP0050USA

METHOD OF PAYMENT (check all that apply)

☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None

☒ Deposit Account:

Deposit
Account
Number
Deposit
Account
Name

50-0801

North America International Patent Office

The Director is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☒ Credit any overpayments

☒ Charge any additional fee(s) or any underpayment of fee(s)

☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.

FEE CALCULATION

1. BASIC FILING FEE

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1001	770	2001	385	Utility filing fee	
1002	340	2002	170	Design filing fee	
1003	530	2003	265	Plant filing fee	
1004	770	2004	385	Reissue filing fee	
1005	160	2005	80	Provisional filing fee	

SUBTOTAL (1) (\$) 0.00

2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

		Extra Claims		Fee from below		Fee Paid
Total Claims	<input type="text"/>	-20** =	<input type="text"/>	X	<input type="text"/>	= <input type="text"/>
Independent Claims	<input type="text"/>	- 3** =	<input type="text"/>	X	<input type="text"/>	= <input type="text"/>
Multiple Dependent					<input type="text"/>	= <input type="text"/>

Large Entity		Small Entity		Fee Description
Fee Code	Fee (\$)	Fee Code	Fee (\$)	
1202	18	2202	9	Claims in excess of 20
1201	86	2201	43	Independent claims in excess of 3
1203	290	2203	145	Multiple dependent claim, if not paid
1204	86	2204	43	** Reissue independent claims over original patent
1205	18	2205	9	** Reissue claims in excess of 20 and over original patent

SUBTOTAL (2) (\$) 0.00

**or number previously paid, if greater; For Reissues, see above

FEE CALCULATION (continued)

3. ADDITIONAL FEES

Large Entity Small Entity

Fee Code	Fee (\$)	Fee Code	Fee (\$)	Fee Description	Fee Paid
1051	130	2051	65	Surcharge - late filing fee or oath	
1052	50	2052	25	Surcharge - late provisional filing fee or cover sheet	
1053	130	1053	130	Non-English specification	
1812	2,520	1812	2,520	For filing a request for ex parte reexamination	
1804	920*	1804	920*	Requesting publication of SIR prior to Examiner action	
1805	1,840*	1805	1,840*	Requesting publication of SIR after Examiner action	
1251	110	2251	55	Extension for reply within first month	
1252	420	2252	210	Extension for reply within second month	
1253	950	2253	475	Extension for reply within third month	
1254	1,480	2254	740	Extension for reply within fourth month	
1255	2,010	2255	1,005	Extension for reply within fifth month	
1401	330	2401	165	Notice of Appeal	
1402	330	2402	165	Filing a brief in support of an appeal	
1403	290	2403	145	Request for oral hearing	
1451	1,510	1451	1,510	Petition to institute a public use proceeding	
1452	110	2452	55	Petition to revive - unavoidable	
1453	1,330	2453	665	Petition to revive - unintentional	
1501	1,330	2501	665	Utility issue fee (or reissue)	
1502	480	2502	240	Design issue fee	
1503	640	2503	320	Plant issue fee	
1460	130	1460	130	Petitions to the Commissioner	
1807	50	1807	50	Processing fee under 37 CFR 1.17(q)	
1806	180	1806	180	Submission of Information Disclosure Stmt	
8021	40	8021	40	Recording each patent assignment per property (times number of properties)	
1809	770	2809	385	Filing a submission after final rejection (37 CFR 1.129(a))	
1810	770	2810	385	For each additional invention to be examined (37 CFR 1.129(b))	
1801	770	2801	385	Request for Continued Examination (RCE)	
1802	900	1802	900	Request for expedited examination of a design application	

Other fee (specify)

*Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$) 0.00

SUBMITTED BY

Name (Print/Type) Winston Hsu

Registration No. 41,526
(Attorney/Agent)

(Complete if applicable)

Telephone 886289237350

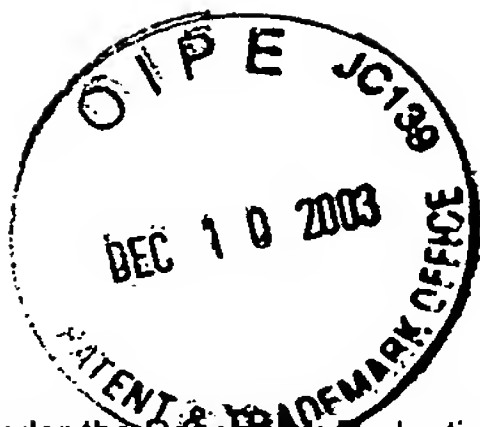
Signature

Date

WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



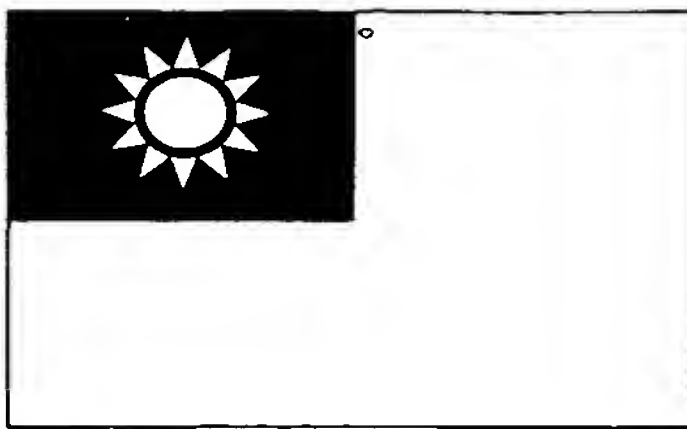
PTO/SB/02B (11-00)
Approved for use through 10/31/2002. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

DECLARATION — Supplemental Priority Data Sheet

Additional foreign applications:

Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
092104325	Taiwan R.O.C	02/27/2003	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 02 月 27 日
Application Date

申請案號：092104325
Application No.

申請人：聯發科技股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 4 月 10 日
Issue Date

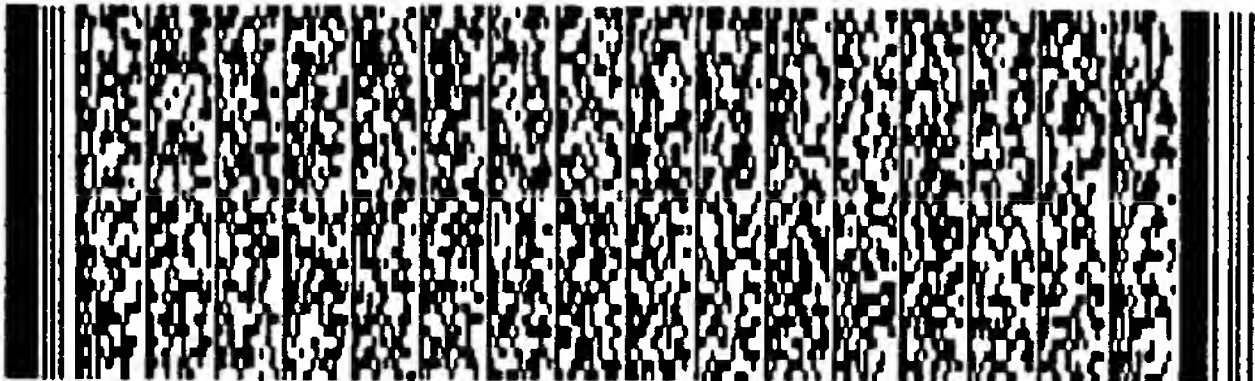
發文字號：09220354710
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	堆疊記憶體不共用的處理器
	英 文	PROCESSOR HAVING AN UNSHARED STACK MEMORY
二、 發明人 (共4人)	姓 名 (中文)	1. 杜立群
	姓 名 (英文)	1. Tu, Li-Chun
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 台北市南港區福德街三0九巷四十號一樓
	住居所 (英 文)	1. 1F, No. 40, Lane 309, Fu-Te St. Na-Kang District, Taipei City, Taiwan, R.O.C.
三、 請人 (共1人)	名稱或 姓 名 (中文)	1. 聯發科技股份有限公司
	名稱或 姓 名 (英文)	1. MediaTek Inc.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹市新竹科學工業園區創新一路13號1F (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 1F, No. 13, Innovation Road 1, Science-Based Industrial Park, Hsin-Chu City, Taiwan, R.O.C.
	代表人 (中文)	1. 蔡明介
	代表人 (英文)	1. Tsai, Ming-Kai

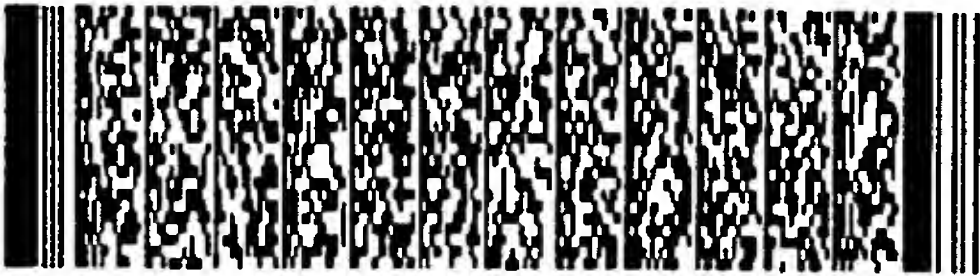


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共4人)	姓 名 (中文)	2. 陳炳盛
	姓 名 (英文)	2. Chen, Ping-Sheng
	國 籍 (中英文)	2. 中華民國 TW
	住居所 (中 文)	2. 嘉義縣中埔鄉隆興村六鄰十三號
	住居所 (英 文)	2. No. 13, Community 6, Lung-Hsing Tsun, Chung-Pu Hsiang, Chia-Yi Hsien, Taiwan, R.O.C.
三、 請人 (共1人)	名稱或 姓 名 (中文)	
	名稱或 姓 名 (英文)	
	國 籍 (中英文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中文)	
	代表人 (英文)	

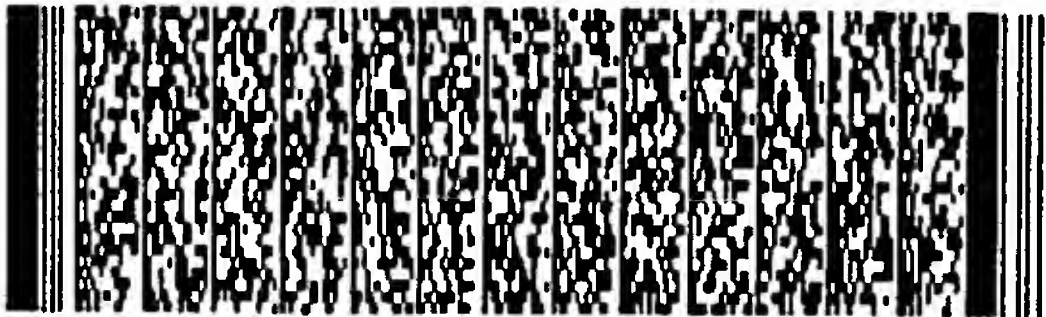


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共4人)	姓 名 (中 文)	3. 曾寶慶 4. 郭弘政
	姓 名 (英 文)	3. Tseng, Pao-Ching 4. Kuo, Hung-Cheng
	國 籍 (中 英 文)	3. 中華民國 TW 4. 中華民國 TW
	住 居 所 (中 文)	3. 台北市文山區景隆街一〇五號二樓 4. 新竹市南大路五五〇巷五十號三樓
	住 居 所 (英 文)	3. 2F, No. 105, Ching-Lung St., Wen-Shan District, Taipei City, Taiwan, R.O.C. 4. 3F, No. 50, Lane 550, Nan-Ta Rd., Hsin-Chu City, Taiwan, R.O.C.
三、 代理人 (共1人)	名稱或 姓 名 (中 文)	
	名稱或 姓 名 (英 文)	
	國 籍 (中 英 文)	
	住 居 所 (營 業 所) (中 文)	
	住 居 所 (營 業 所) (英 文)	
	代 表 人 (中 文)	
	代 表 人 (英 文)	



四、中文發明摘要 (發明名稱：堆疊記憶體不共用的處理器)

一種處理器，其包含一中央處理單元、一資料記憶體、一堆疊記憶體、一記憶體位址產生器以及一堆疊指標產生器。該中央處理單元用來處理資料以及指令。該資料記憶體用來儲存非堆疊資料及作為暫存器。該堆疊記憶體用來儲存堆疊資料。該記憶體位址產生器用來產生存取該資料記憶體的位址。該堆疊指標產生器用來產生存取該堆疊記憶體的指標。

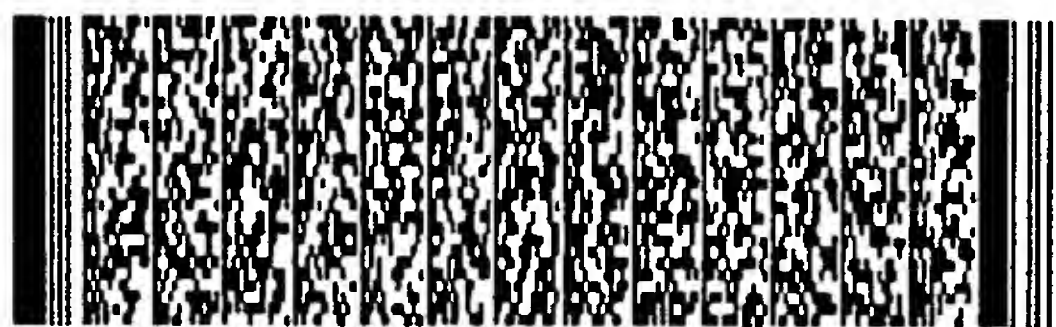
伍、(一)、本案代表圖為：第 3 圖

(二)、本案代表圖之元件代表符號簡單說明：

20	處理器	22	資料記憶體
24	堆疊記憶體	26	中央處理單元
28	記憶體位址產生器	30	堆疊位址產生器

六、英文發明摘要 (發明名稱：PROCESSOR HAVING AN UNSHARED STACK MEMORY)

A processor includes a CPU, a data memory, a stack memory, a memory address generator, and a stack pointer generator. The CPU is used to process data and instructions. The data memory is used to store non-stack data or functions as registers. The stack memory is used to store stack data. The memory address generator is used to generate addresses for accessing the data memory.



四、中文發明摘要 (發明名稱：堆疊記憶體不共用的處理器)

六、英文發明摘要 (發明名稱：PROCESSOR HAVING AN UNSHARED STACK MEMORY)

The stack pointer generator is used to generate pointers for accessing the stack memory.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

發明所屬之技術領域

本發明提供一種處理器，尤指一種堆疊記憶體不共用的處理器。

先前技術

MCS(Micro Computer System)是 Intel公司對微處理器的總稱，而其所開發的 MCS-31/32及 51/52系列的處理器更是普遍地應用在工業界中。一般而言，微處理器只含有少量的記憶體以及輸入輸出點，以 MCS-51系列的處理器為例，它有 4K位元組的程式記憶體、128位元組的資料記憶體以及 32條輸入輸出點，MCS-52系列的處理器則是將程式記憶體增加為 8K位元組，以及將資料記憶體增加為 256位元組，而 MCS-31/32及 51/52系列的處理器同樣使用一個 8位元的中央處理單元。程式記憶體用來存放使用者所撰寫的程式，屬於唯讀記憶體 (ROM)，資料記憶體則是隨機存取記憶體 (RAM)，可供中央處理單元運作時讀取或寫入資料，通常是用來當程式執行時暫時存放資料的暫存器。

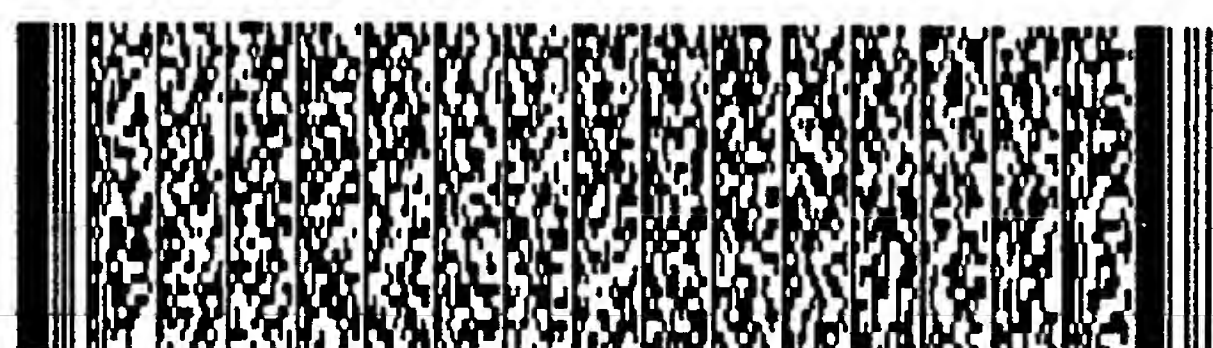
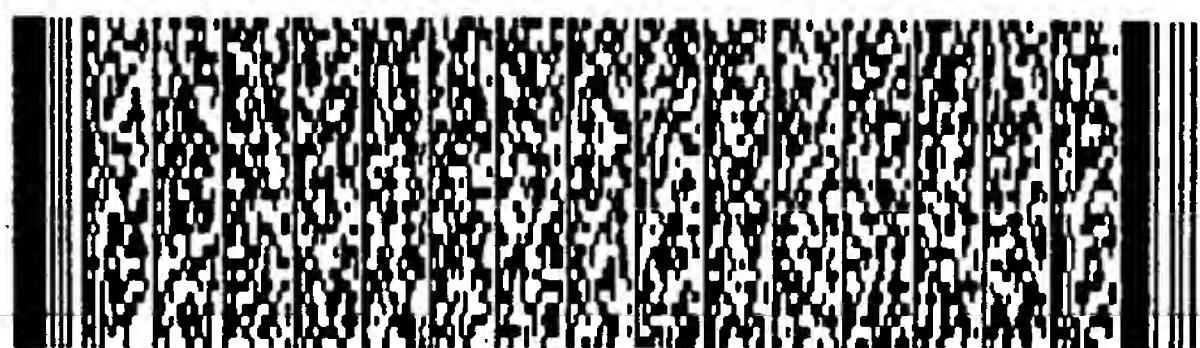
請參考圖一，圖一為習知 MCS-51系列的處理器其內部資料記憶體 12之示意圖。內部資料記憶體 12為堆疊記憶體、資料記憶體及暫存器記憶體所共用，堆疊位址、資料位址及暫存器位址都是 8位元的位址，處理器的中央處理單元



五、發明說明 (2)

所執行的也是 8 位元的指令集，在存取內部資料記憶體 12 時，8 位元的指令及 8 位元的位址輸入一記憶體位址產生器 14 後，輸出記憶體位址來存取內部資料記憶體 12。MCS-51 系列的處理器其內部資料記憶體的容量是 128 位元組，MCS-52 系列的處理器其內部資料記憶體的容量則是 256 位元組，而 MCS-51/52 系列的處理器其外部資料記憶體同樣最大可擴充至 64K 位元組。一般來說，使用者可採用直接定址法或間接定址法來存取內部資料記憶體 12，直接定址法是將資料記憶體其中一個位址的內容取出作運算，並放入暫存器中，而間接定址法是使用暫存器作為指標，再取得該指標內的值。內部資料記憶體 12 可劃分下列幾個部分，第一，位址 00H-1FH 為暫存器庫，此位址共 32 位元組被分成 4 個工作暫存器庫 (Register Bank)，每一個暫存器庫內含有 8 個暫存器，暫存器庫中的資料可採直接或間接定址法來存取。第二，位址 20H-2FH 為位元定址區，位址 20H-2FH 共有 16 位元組，也就是 128 個位元，使用者可利用位元運算的指令，直接對位元定址區中的位元做運算。第三，位址 30H-7FH 為一般用途區，此區域可供使用者規劃，通常堆疊 (stack) 即設在此區域，只要將堆疊指標 (stack pointer) 指到此區即可。第四，位址 80H-FFH 亦為一般用途區，此區域只存在於 MCS-52 系列的處理器中，採用間接定址法來存取資料。

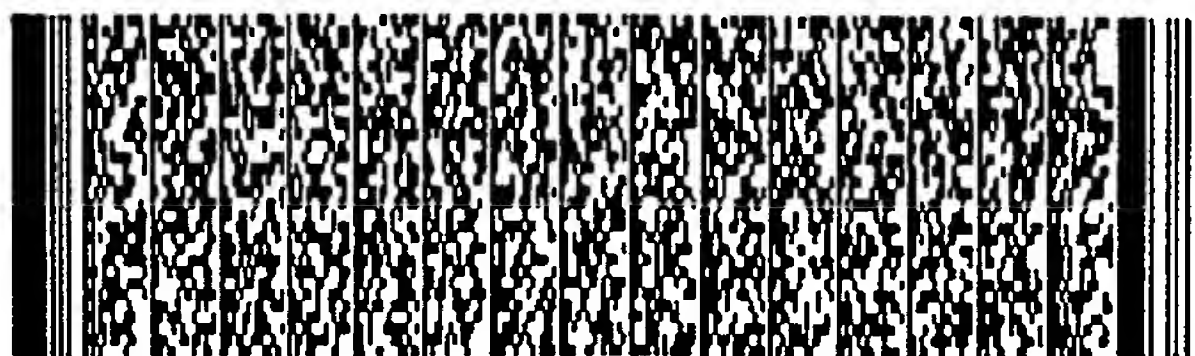
請參考圖二，圖二為習知內部資料記憶體 12 使用兩個



五、發明說明 (3)

堆疊之示意圖。內部資料記憶體 12 的使用配置如圖所示，一部分作為暫存器及資料的儲存，一部分提供堆疊使用。如上所述，通常堆疊會設在內部資料記憶體 12 的一般用途區之中，將堆疊指標指向一般用途區的一個位置作為堆疊的起始位置，這個堆疊通常是用來存放呼叫副程式的程式計數，或者是使用者自定的資料。然而很多程式在呼叫副程式時，可能會需要傳參數，這時必須使用另一個堆疊來儲存參數，一般都是使用參數指標 (parameter pointer) 由內部資料記憶體 12 的最高位址開始向下數，由於兩個堆疊必須共用有限的記憶體空間，所以使用者在設計程式時需注意兩個堆疊的使用數量，否則很有可能造成資料的錯誤。

由上述可知，習知的 MCS-51/52 系列的處理器僅提供有限的內部資料記憶體 12，而且堆疊記憶體、資料記憶體及暫存器記憶體必須共用這個內部資料記憶體。然而由於系統的發展日益複雜，所需的堆疊記憶體與資料記憶體都大量的增加，雖然資料記憶體的 12 可以利用外部資料記憶體來作擴充，但是堆疊記憶體的大小卻還受限於處理器所提供的內部資料記憶體。由於堆疊記憶體的大小受到限制，如此一來，複雜的程式常會有堆疊記憶體不夠使用的情形發生，因為程式在呼叫副程式時，必須使用堆疊來記錄，但是受限於堆疊記憶體的大小，程式中便只能呼叫一定數量的副程式，再者，若是副程式中需要傳參數，更是



五、發明說明 (4)

需要使用大量的堆疊。在堆疊記憶體的大小無法擴充的情況下，程式設計者在撰寫程式必須注意使用的堆疊數量，使得程式的開發更加困難。

發明內容

因此本發明之主要目的係提供一種堆疊記憶體不共用的處理器，以解決上述問題。

本發明之申請專利範圍提供一種處理器，其包含一中央處理單元、一資料記憶體、一堆疊記憶體、一記憶體位址產生器以及一堆疊指標產生器。該中央處理單元用來處理資料以及指令。該資料記憶體用來儲存非堆疊資料及作為暫存器。該堆疊記憶體用來儲存堆疊資料。該記憶體位址產生器用來產生存取該資料記憶體的位址。該堆疊指標產生器用來產生存取該堆疊記憶體的指標。

實施方式

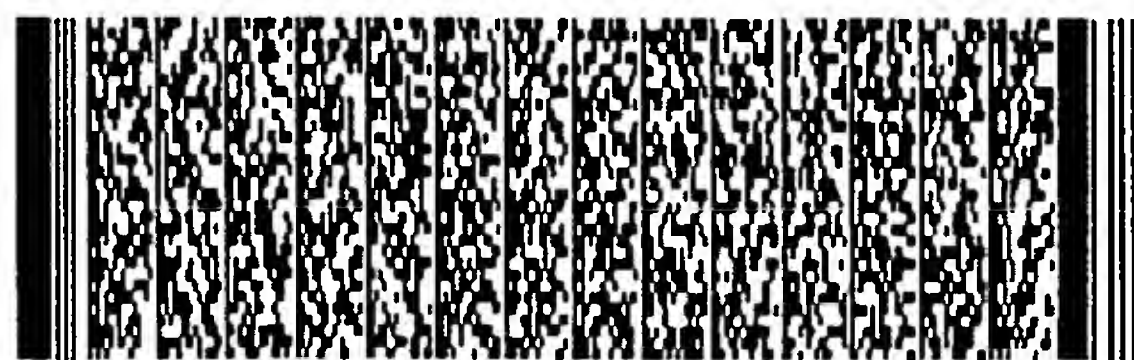
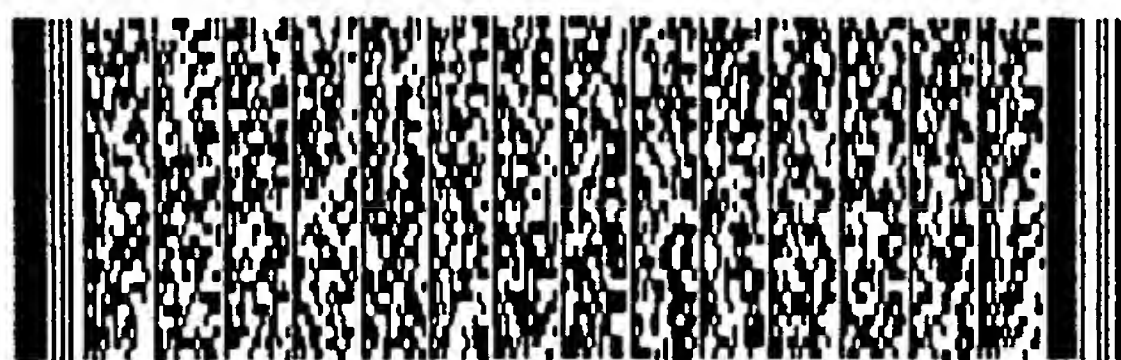
請參考圖三，圖三為本發明處理器 20 的內部記憶體之示意圖。內部記憶體包含一資料記憶體 22 以及一堆疊記憶體 24。由於處理器 20 的中央處理單元 26 僅能處理 8 位元的指令集，最多只能表示到 FFH，在不改變指令集的情況下，中央處理單元 26 能存取的資料記憶體 22 與堆疊記憶體



五、發明說明 (5)

24的最大範圍皆為256位元組。資料記憶體22一方面用來儲存程式執行時所需的資料以及執行程式所產生的資料，一方面也用來作為中央處理單元26運算時的暫存器，中央處理單元26在存取資料記憶體22時，會將存取的資料或暫存器位址以及相關的指令傳送至一記憶體位址產生器28，由記憶體位址產生器28將資料或暫存器位址對映至資料記憶體22的實體位址，並根據指令將資料讀出或寫入資料記憶體22之中。資料記憶體22僅用來儲存執行程式所需的資料、執行程式產生的資料以及作為中央處理單元26的暫存器，並不用來儲存堆疊資料，當中央處理單元26所執行的程式需要使用堆疊時，會將堆疊資料儲存於堆疊記憶體24之中，而堆疊記憶體24僅用來儲存堆疊資料，並不作為其它資料的共用記憶體。中央處理單元26在使用堆疊時，藉由一堆疊指標產生器30將一堆疊指標指向堆疊記憶體24的一個記憶體位址作為堆疊的起始位置，當存入(push)一筆堆疊資料時，堆疊指標產生器30就會將堆疊指標就會指向下一個位址，當取出(pop)一筆堆疊資料時，則堆疊指標產生器30會將堆疊指標會指向前一個位址。

請參考圖四，圖四為本發明堆疊記憶體24配置兩個堆疊之示意圖。使用者在撰寫程式時常會使用到兩個堆疊，並且分別以一堆疊指標以及一參數指標來存取這兩個堆疊。第一個堆疊為堆疊指標所指的堆疊，通常是用來存放呼叫副程式的程式計數，或者是使用者自定的資料。第二



五、發明說明 (6)

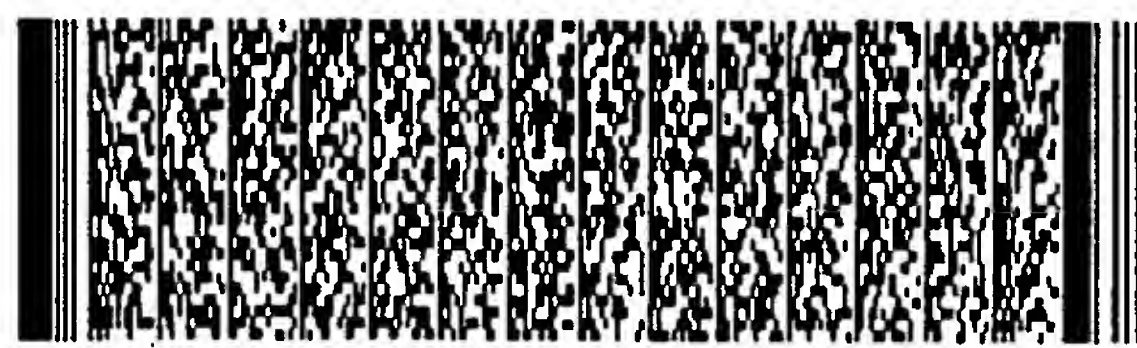
個堆疊為參數指標所指的堆疊，通常用來存放程式在呼叫副程式時所需要傳的參數。一般來說，第一個堆疊是使用堆疊指標由設定的位址開始向上遞增指向下一個位址，而第二個堆疊則是使用參數指標由設定的位址開始向下遞減指向下一個位址。由於堆疊記憶體 24 僅提供中央處理單元 26 存取堆疊資料時使用，並不用來儲存其它的非堆疊資料，所以當堆疊記憶體 24 中需要配置兩個堆疊時，較佳的記憶體配置方式為將堆疊指標指向 00H 作為第一個堆疊的起始位址，而將參數指標指向 FFH 作為第二個堆疊的起始位址，第一個堆疊以及第二個堆疊的大小可由使用者決定，第一個堆疊的堆疊指標由堆疊記憶體 24 的最低位址開始向上遞增指向下一個位址，第二個堆疊的參數指標由堆疊記憶體 24 的的最高位址開始向下遞減指向下一個位址，使用者在設計程式時要注意堆疊指標與參數指標不可以重合，也就是兩個堆疊的最大使用空間加起來不可超過堆疊記憶體 24 的大小範圍 256 位元組。此外，如果使用者想配置兩個大小相同的堆疊，則可將堆疊指標指向 80H 作為第一個堆疊的起始位址，而將參數指標指向 7F 作為第二個堆疊的起始位址，如此堆疊指標由 80H 向上遞增最大可到位址 FFH，所以第一個堆疊配置在堆疊記憶體 24 的位址 80H-FFH 的記憶體空間，而參數指標由 7FH 向下遞減最小可到位址 00H，所以第二個堆疊配置在堆疊記憶體 24 的位址 00H-7FH 的記憶體空間，兩個堆疊各佔用堆疊記憶體 24 一半的記憶體空間，分別為 128 位元組。



五、發明說明 (7)

由上述可知，本發明的處理器包含中央處理單元 26、資料記憶體 22、堆疊記憶體 24、記憶體位址產生器 28 以及堆疊指標產生器 30。中央處理單元 26 在執行程式時，經由記憶體位址產生器 28 存取資料記憶體 22，由資料記憶體 22 中讀取執行程式所需的資料，並將執行程式所產生的資料寫入資料記憶體 22 中，而資料記憶體 22 也是用來作為中央處理單元 26 執行特定指令時的暫存器。但是當中央處理單元 26 所執行的指令與堆疊相關時，則會經由堆疊指標產生器 30 來存取堆疊記憶體 24，換句話說，中央處理單元 26 在執行堆疊相關的指令時，並不會將堆疊資料儲存於資料記憶體 22，而是將堆疊資料儲存於堆疊記憶體 24。由於中央處理單元 26 在執行堆疊相關的指令時才會去存取堆疊記憶體 24，所以堆疊記憶體 24 為堆疊資料單獨使用，而資料記憶體 22 則由其它非堆疊的資料所共用。

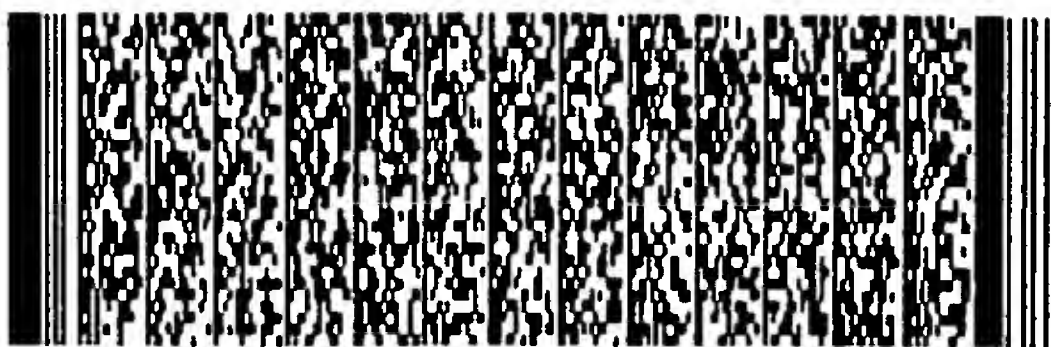
相較於習知技術，本發明提供一種堆疊記憶體不共用的處理器，習知的處理器僅提供有限的內部資料記憶體，而且堆疊記憶體、資料記憶體及暫存器記憶體必須共用，這個內部資料記憶體。雖然資料記憶體可以利用外部資料記憶體來作擴充，但是堆疊記憶體的大小卻還是受限於處理的器所提供的內部資料記憶體，而有堆疊記憶體不夠使用的情形發生，更何況很多複雜的程式常需要用到兩個堆疊記憶體。本發明在處理器中設置一個資料記憶體以及一個



五、發明說明 (8)

堆疊記憶體，資料記憶體僅用來儲存處理器的中央處理單元執行程式所需的資料與產生的資料，以及作為中央處理單元的暫存器，而堆疊記憶體僅用來提供中央處理單元存取堆疊資料，如此堆疊資料不需與其它資料共用記憶體，解決堆疊記憶體不夠使用的情形。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利的涵蓋範圍。



圖式簡單說明

圖式之簡單說明：

圖一為習知 MCS-51系列的處理器其內部資料記憶體之示意圖。

圖二為習知內部資料記憶體使用兩個堆疊之示意圖。

圖三為本發明處理器的內部記憶體之示意圖。

圖四為本發明堆疊記憶體配置兩個堆疊之示意圖。

圖式之符號說明：

12 內部資料記憶體

20 處理器

24 堆疊記憶體

28 記憶體位址產生器

14 記憶體位址產生器

22 資料記憶體

26 中央處理單元

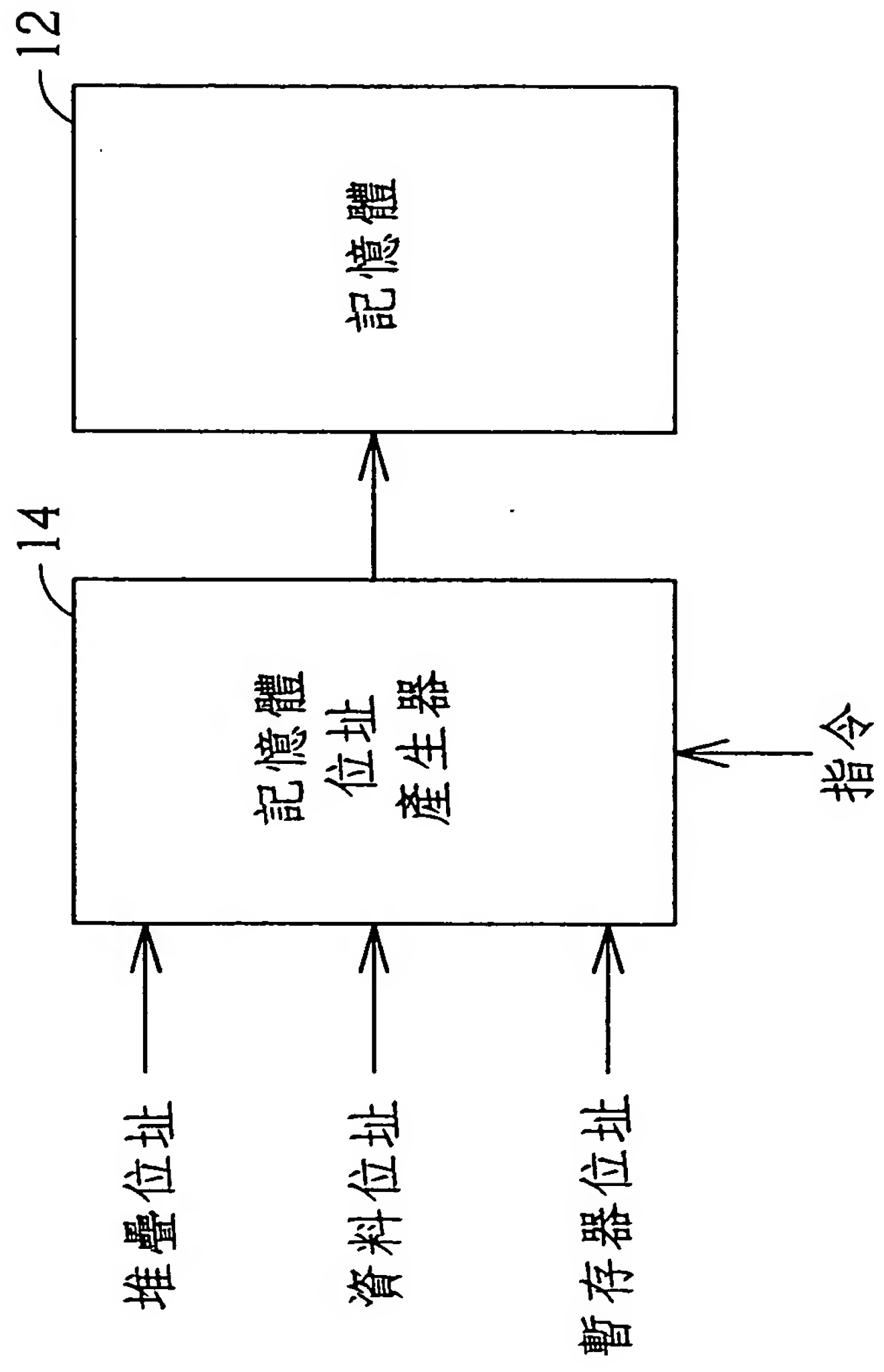
30 堆疊位址產生器



六、申請專利範圍

1. 一種處理器，其包含：
 - 一中央處理單元，用來處理資料以及指令；
 - 一資料記憶體，用來儲存非堆疊資料及作為暫存器；
 - 一堆疊記憶體，用來儲存堆疊資料；
 - 一記憶體位址產生器，用來產生存取該固定記憶體的位址；以及
 - 一堆疊指標產生器，用來產生存取該堆疊記憶體的指標。
2. 如申請專利範圍第1項所述之處理器，其係為MCS系列之處理器。
3. 如申請專利範圍第1項所述之處理器，其中該中央處理單元係處理8位元之指令集。
4. 如申請專利範圍第3項所述之處理器，其中該資料記憶體之大小為256位元組。
5. 如申請專利範圍第3項所述之處理器，其中該堆疊記憶體之大小為256位元組。



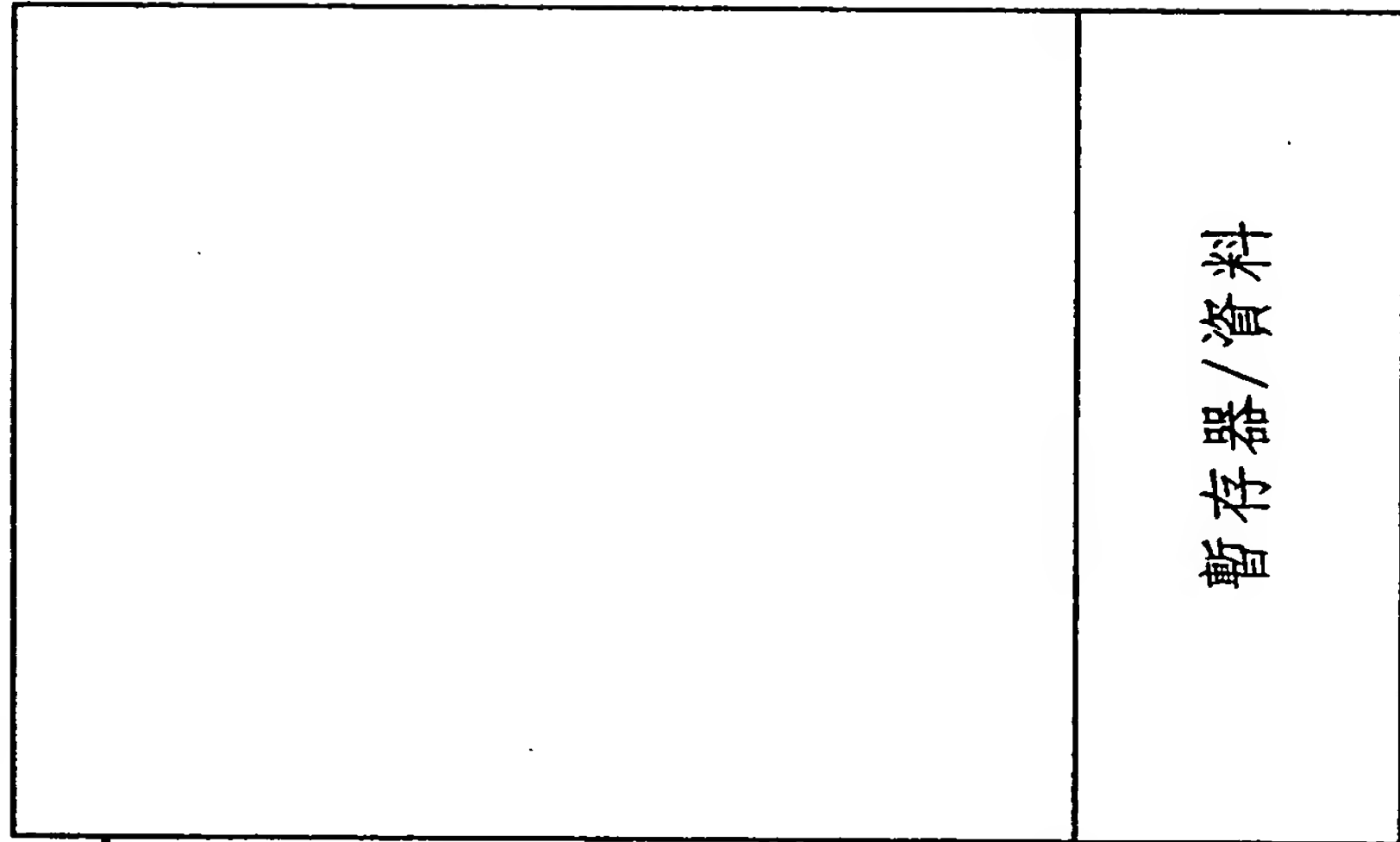


圖一

12

FFH

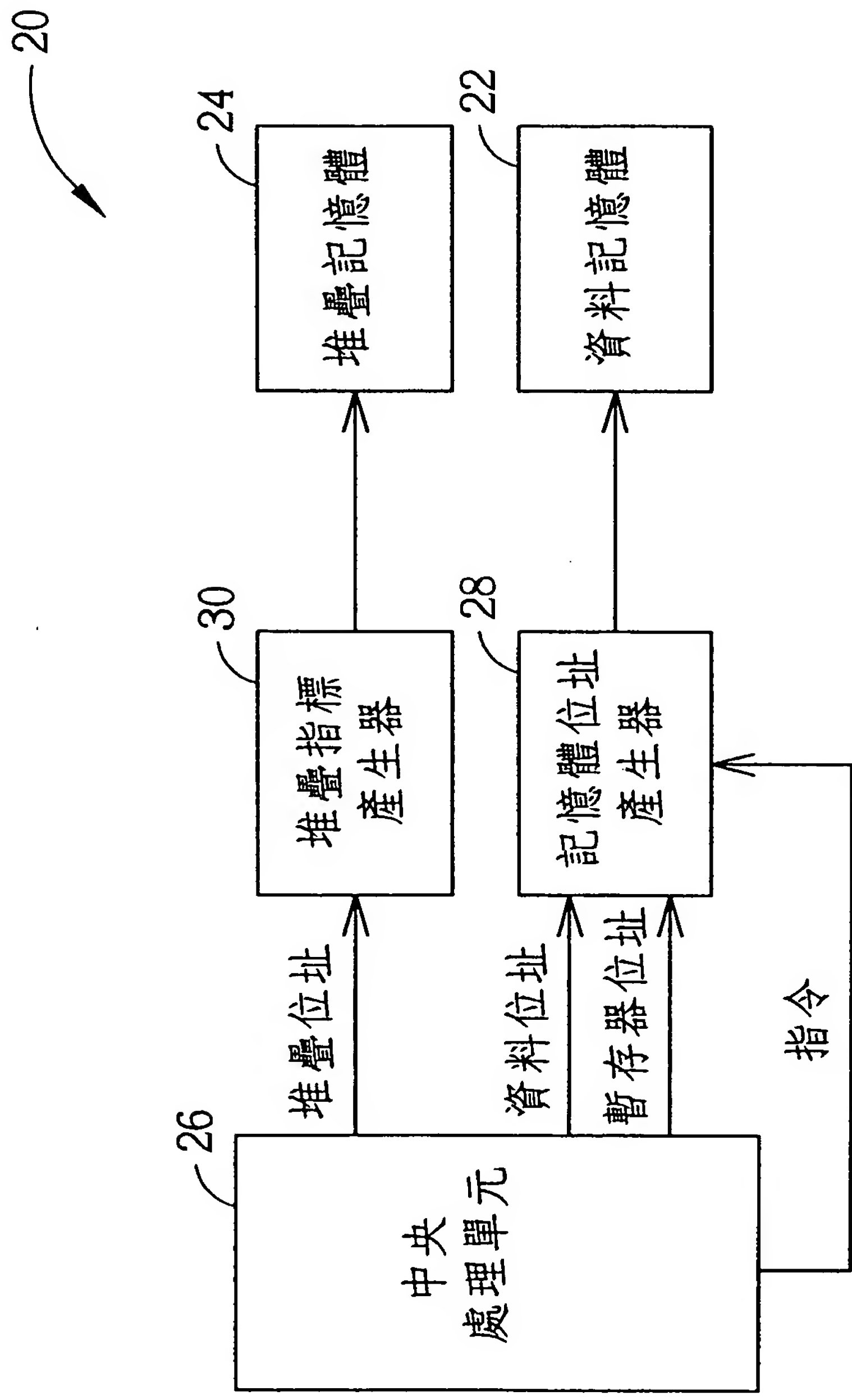
00H



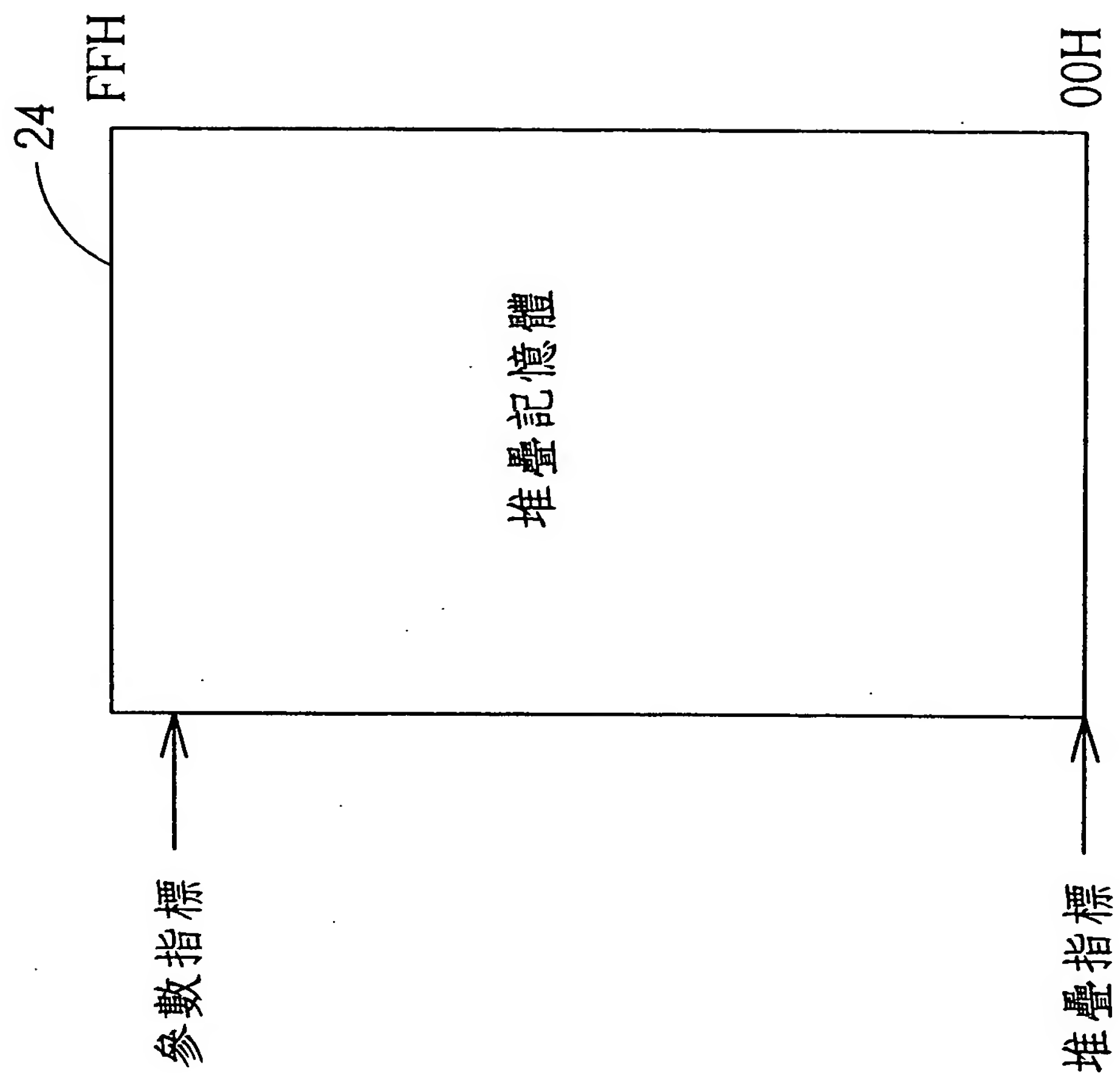
參數指標

堆疊指標

圖二

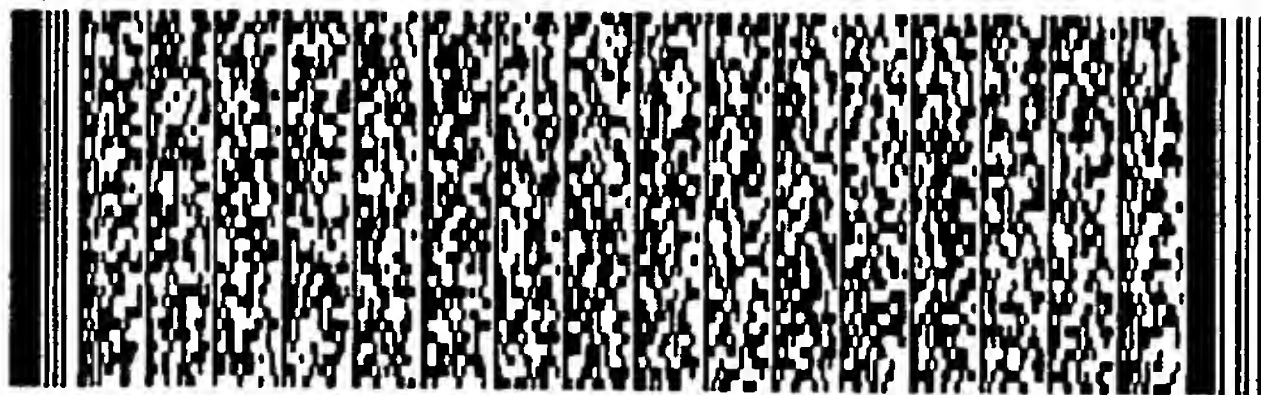


圖三

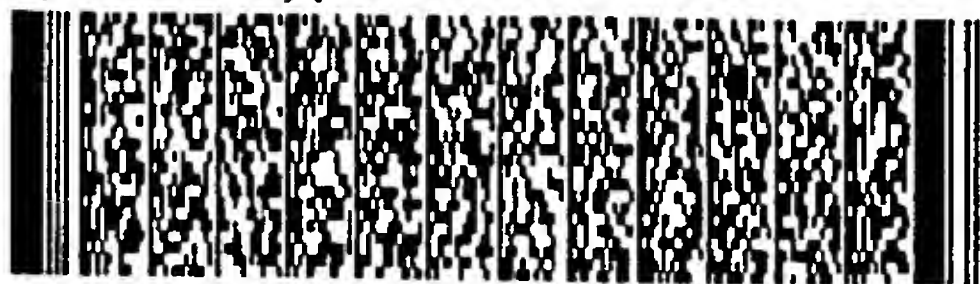


圖四

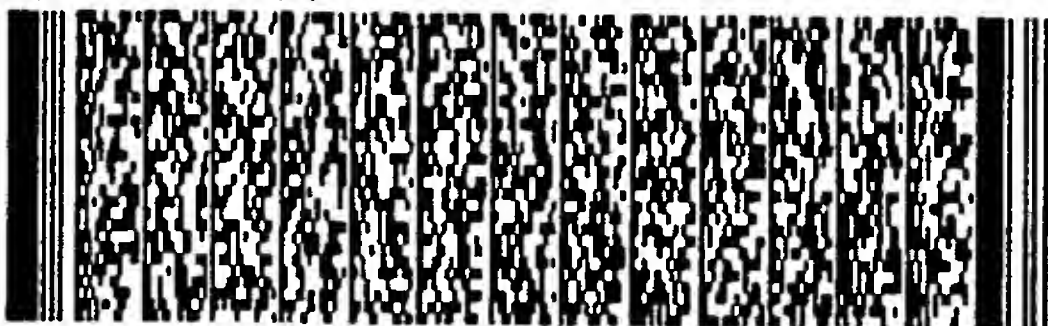
第 1/16 頁



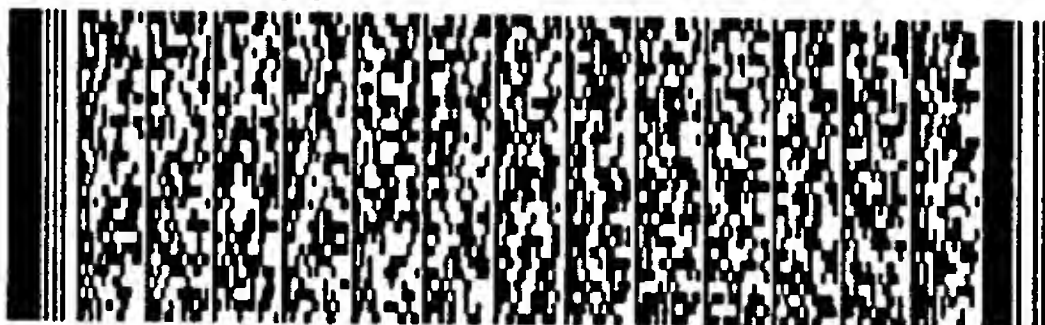
第 2/16 頁



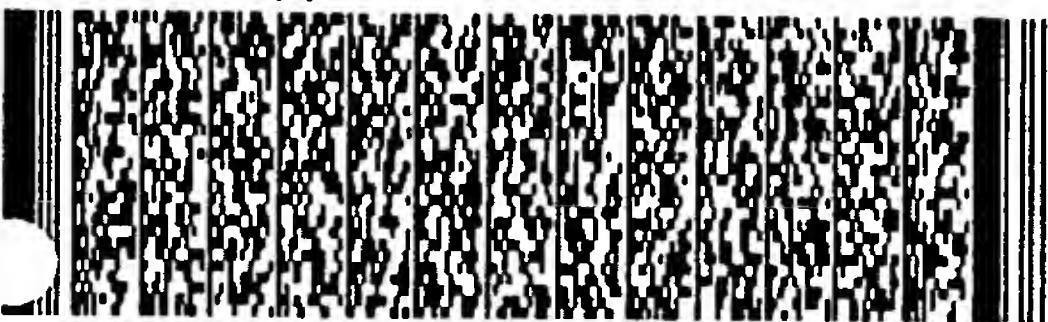
第 3/16 頁



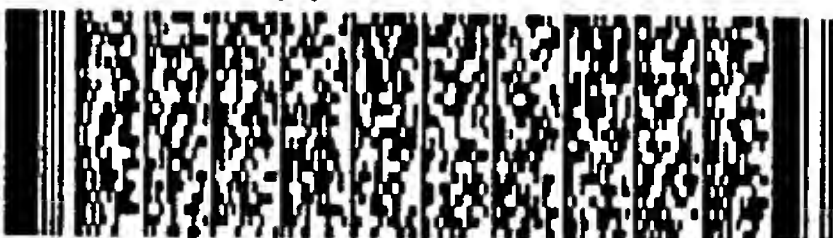
第 4/16 頁



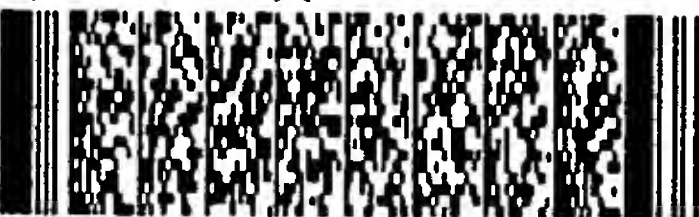
第 4/16 頁



第 5/16 頁



第 6/16 頁



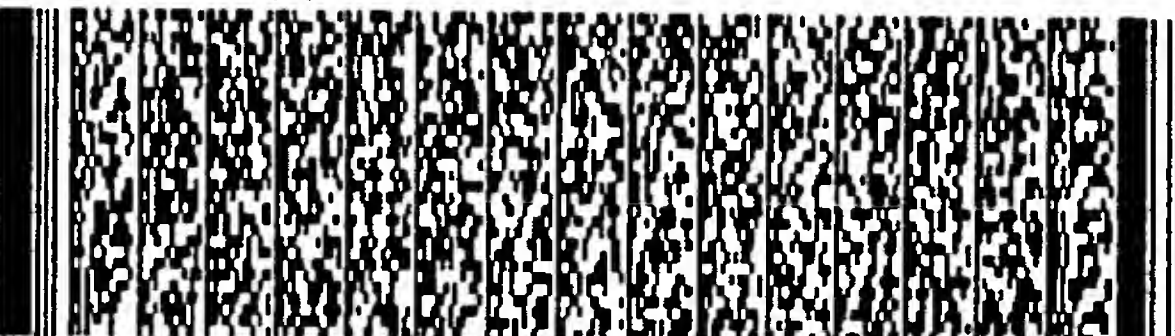
第 7/16 頁



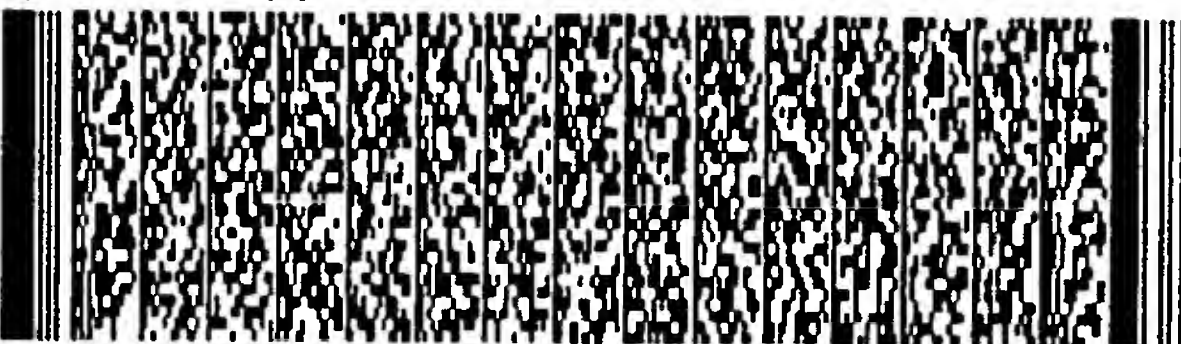
第 7/16 頁



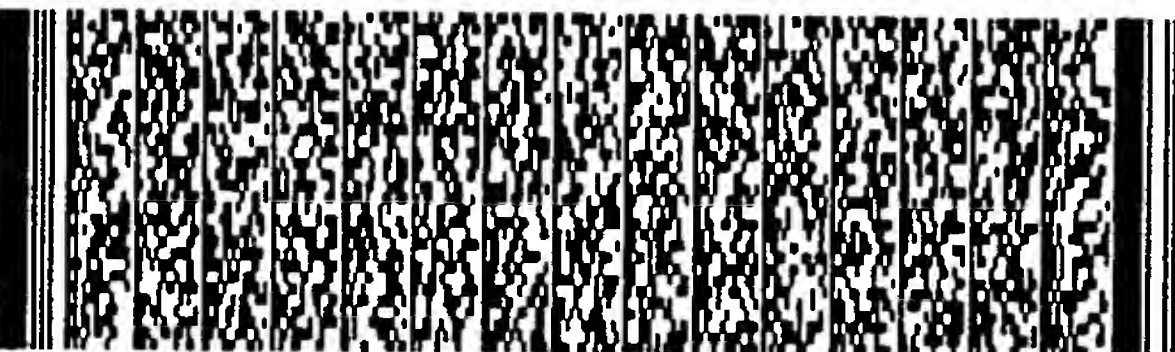
第 8/16 頁



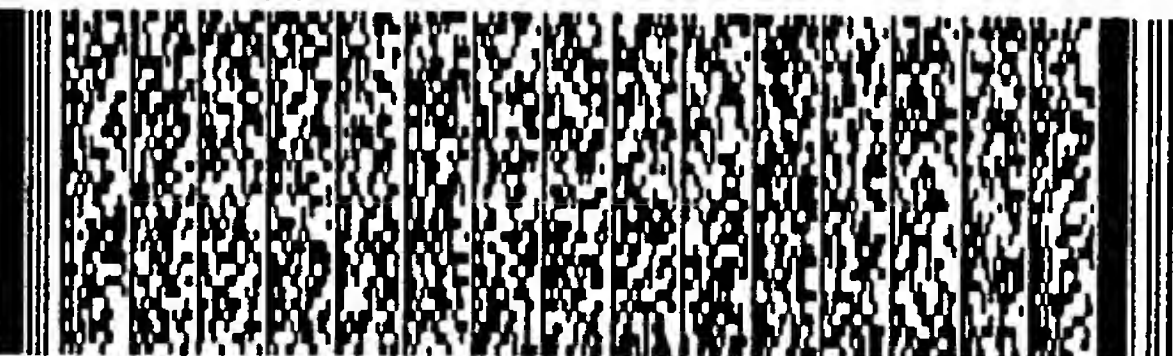
第 8/16 頁



第 9/16 頁



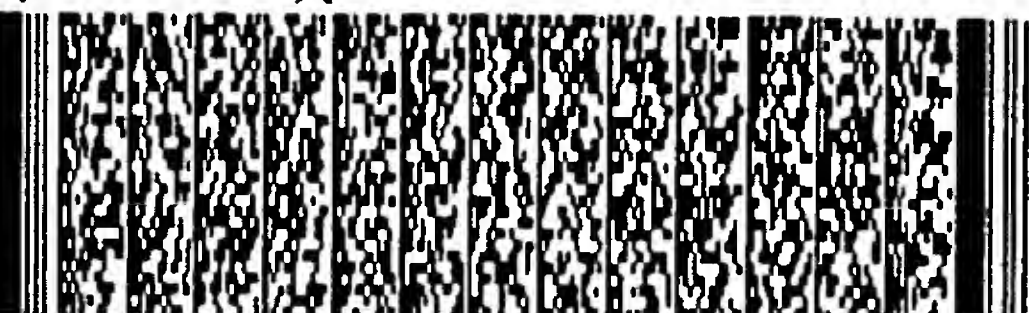
第 9/16 頁



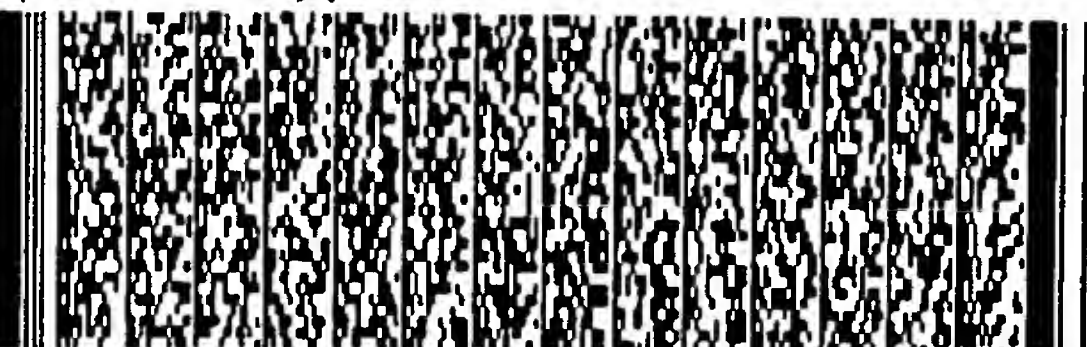
第 10/16 頁



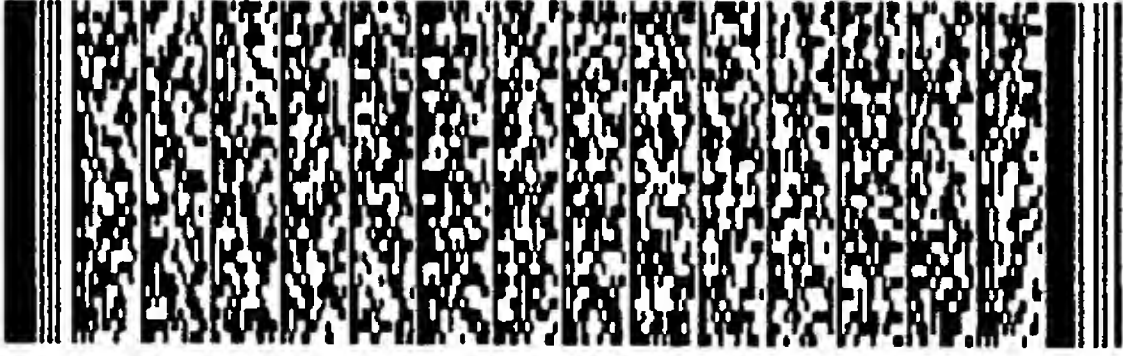
第 10/16 頁



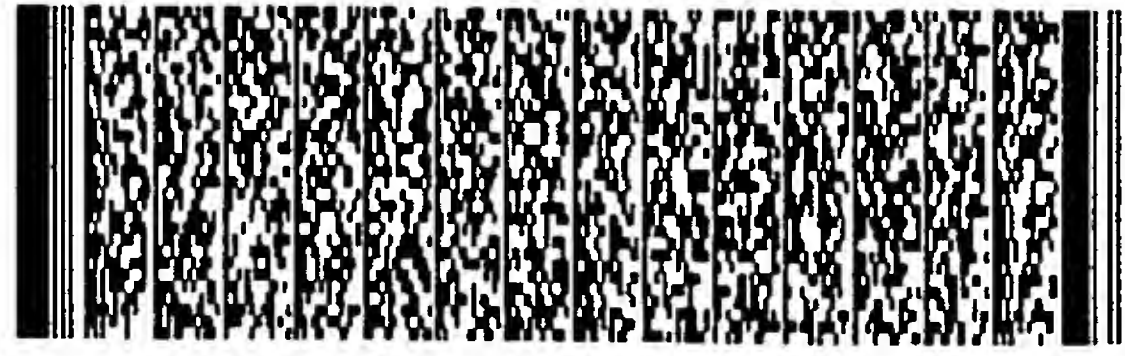
第 11/16 頁



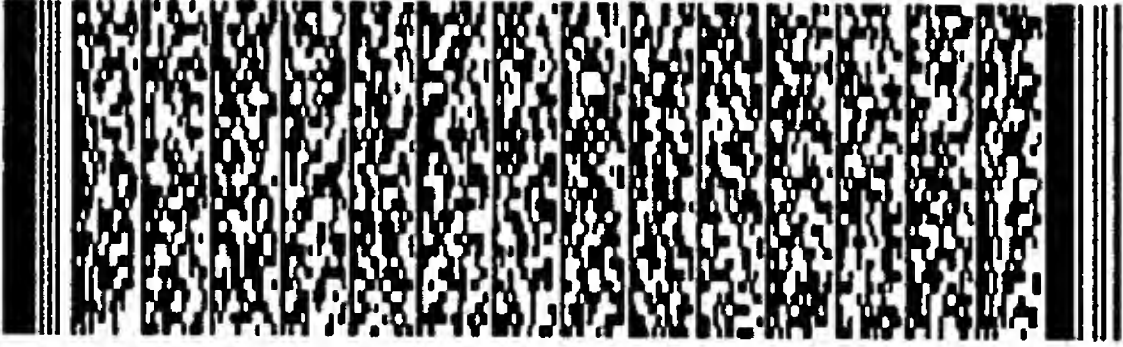
第 11/16 頁



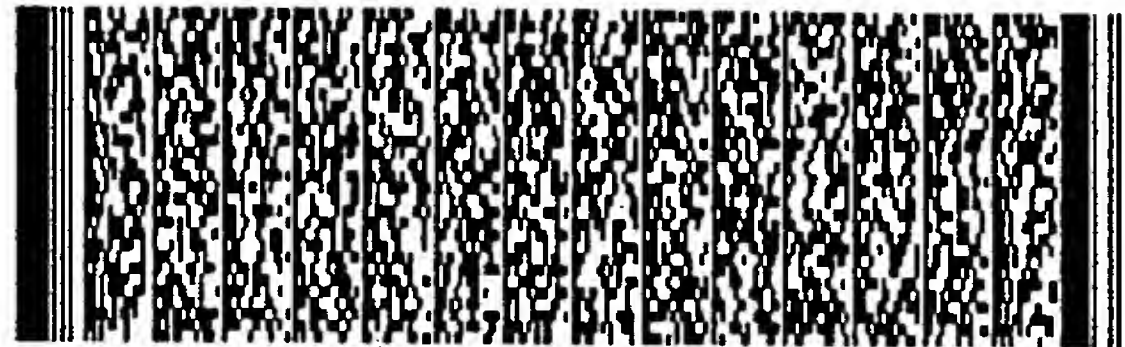
第 12/16 頁



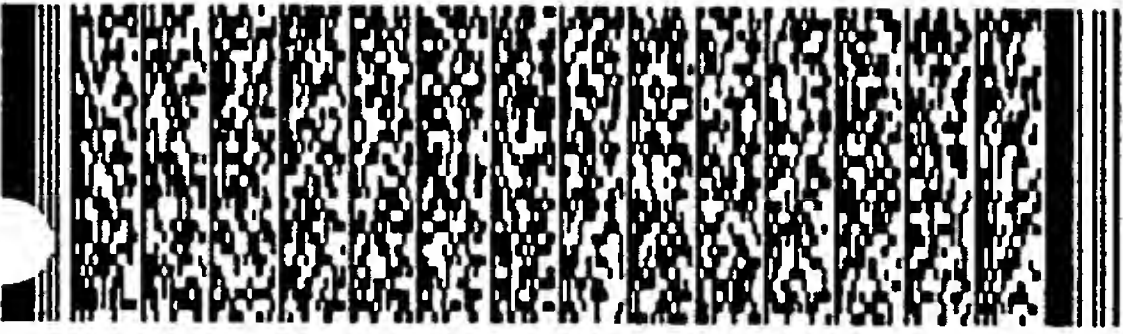
第 12/16 頁



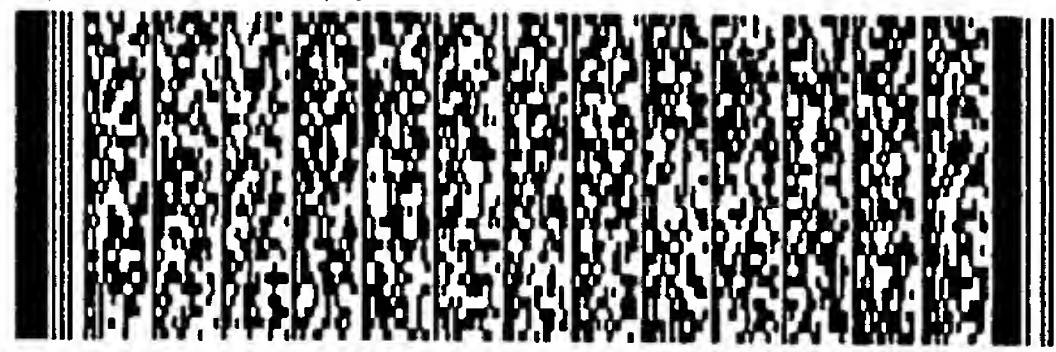
第 13/16 頁



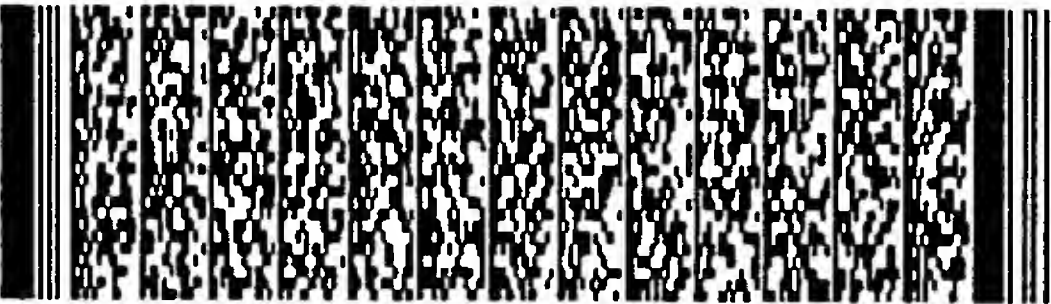
第 13/16 頁



第 14/16 頁



第 15/16 頁



第 16/16 頁

